

**Embedded Systems**  
**WS 2019/20**  
**LV 7581 (AI) / LV 7711 (I-TS)**

**Aufgabenstellung Projekt 05:**  
**FPGA-basiertes Soundmodul**

**Teilnehmer: Jonas Künstler**

Diese Aufgabenstellung ist Ihr Auftrag zur Durchführung Ihrer Projektarbeit in der LV Embedded Systems. Die Bewertung richtet sich u.a. nach Umfang und Qualität der Umsetzung der hier geforderten Ergebnisse.

Sollten Sie Zweifel an der Umsetzbarkeit einzelner Punkte haben oder befürchten, einen hier aufgelisteten Milestone nicht fristgerecht zu erreichen, sprechen Sie Ihre Betreuer bitte rechtzeitig an, um die Planung ggf. anzupassen.

## **1 Überblick**

In diesem Projekt soll auf Basis eines FPGA-Bausteins ein Soundmodul als Embedded System entstehen. Die Auswahl der konkreten Hardware-Plattform, der verwendeten Hardwarebeschreibungssprache, der Syntheseform und verwendeter Algorithmen ist Teil der Projektaufgabe. Open-Source-Lösungen sollen bevorzugt in Betracht gezogen werden. Die Klangsynthese soll zumindest mittels Konfiguration parameterierbar sein. Als Ausgabeformat kann ein analoges Signal oder I2S verwendet werden. Mögliche Erweiterungen sind das Hinzufügen einer MIDI-basierten Ansteuerung, externe Konfigurierbarkeit und nicht initial umgesetzte Ausgabeformate.

In einer schriftlichen Ausarbeitung soll die Hardwarebeschreibungssprache Verilog vorgestellt und mit anderen Ansätzen, insbesondere VHDL, verglichen werden.

## **2 Geforderte Ergebnisse**

- (1) Pflichtenheft: Extraktion der erwarteten Ergebnisse als Liste von Anforderungen mit Kurzbeschreibung, im Wiki dokumentiert. Zusätzliche Modellierung mit UML-Diagrammen (Use Cases) soweit sinnvoll.
- (2) Projektplan: Aus der Anforderungsliste abgeleitete Aufstellung der Arbeitspakete und ihrer Abhängigkeiten voneinander. Aufstellung eines Zeitplans für die Bearbeitung und den Abschluss der Arbeitspakete.

- (3) Erste Zwischenpräsentationen (10 min): Vorstellung des Themas und geplante Lösungsansätze, mit Präsentationsfolien.
- (4) Zweite Zwischenpräsentationen (10 min): Bisherige Ergebnisse und TODOs, ggf. Planänderungen, mit Präsentationsfolien.
- (5) Schriftliche Ausarbeitung zum Grundlagenthema (Umfang: 10 Seiten, Springer LNCS-Format)
- (6) Präsentation zur schriftlichen Ausarbeitung (20 min).
- (7) Abschlusspräsentation zum Projekt mit lauffähiger Demo (20 min).
- (8) Dokumentation des Projekts im Wiki nach Vorgaben des Wiki-Templates.
- (9) Auswahl und Konzeption einer Klangsynthese-Architektur hinsichtlich Syntheseform und algorithmischer Realisierung.
- (10) Design und Realisierung der Umsetzung auf FPGA-Basis.
- (11) Ggf. Erweiterung um externe Konfiguration, MIDI-Fähigkeit und zusätzliche Ausgabeformate.

### **3 Milestones**

- (1) Pflichtenheft: 22.11.19
- (2) Projektplan und 1. Zwischenpräsentation: 28.11.19
- (3) 1. Draft der Ausarbeitung: 12.12.19  
Gliederung, Materialsammlung und erster Text
- (4) 2. Zwischenpräsentation: 16.1.20
- (5) Seminarvortrag: 23. oder 30.1.20
- (6) Abschlussdemos: 20.2.20
- (7) Ausarbeitung und Wikis fertig: 5.3.20